

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-47740  
(P2000-47740A)

(43) 公開日 平成12年2月18日 (2000.2.18)

(51) Int Cl. <sup>7</sup>	識別記号	F I	テ-ロ-ド* (参考)
G 0 5 F 1/613	3 1 0	G 0 5 F 1/613	3 1 0 5 B 0 1 5
G 1 1 C 11/413		G 1 1 C 11/34	3 3 5 A 5 B 0 2 4
11/407			3 5 4 F 5 H 4 3 0

審査請求 未請求 請求項の数11 O L (全 7 頁)

(21) 出願番号 特願平10-214113

(22) 出願日 平成10年7月29日 (1998.7.29)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 池田 豊

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72) 発明者 伊藤 孝

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(74) 代理人 100064746

弁理士 深見 久郎 (外3名)

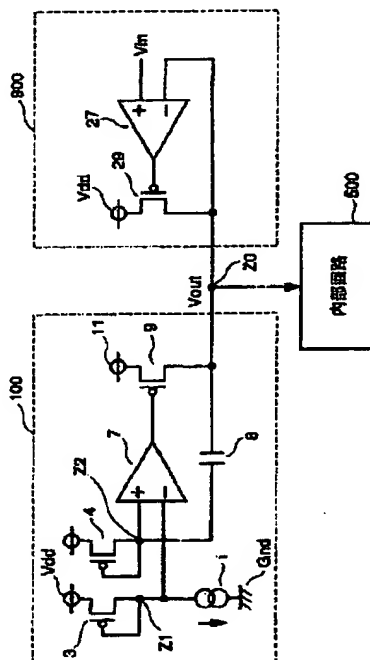
最終頁に続く

(54) 【発明の名称】 電圧補助回路および半導体集積回路装置

(57) 【要約】

【課題】 急激な内部電源電圧の変化を補うことができる電圧補助回路および当該電圧補助回路を含む半導体集積回路装置を提供する。

【解決手段】 本発明における半導体集積回路装置は、内部降圧回路900と電圧補助回路100とを含む。内部降圧回路900は、内部電源電圧V<sub>out</sub>を出力する。電圧補助回路100は、コンパレータ7、コンデンサ8、トランジスタ3、4、9、および定電流源1を含む。ノードZ0の電圧(V<sub>out</sub>)が急激に降下した場合、コンパレータ7の正入力電位がコンデンサ8により低下するため、トランジスタ9がオンする。これにより、ノードZ0が充電される。一方、コンパレータ7の正入力電位は、トランジスタ4により充電されるため、トランジスタ9がオフする。この結果、ノードZ0に対する充電が終了する。



## 【特許請求の範囲】

【請求項1】 内部電源電圧の変化を補う電圧補助回路であって、

前記内部電源電圧の微分成分を検出する検出手段と、

前記内部電源電圧の微分成分と基準電位とを比較する比較手段と、

前記比較結果に応答して、前記内部電源電圧の電位を補う補助手段とを備える、電圧補助回路。

【請求項2】 前記比較手段は、

第1の入力ノードと第2の入力ノードとを有し、前記第1の入力ノードの電圧と前記第2の入力ノードの電圧とを比較するコンパレータを含み、

前記第2の入力ノードは、前記基準電位を受け、

前記補助手段は、

前記内部電源電圧を受ける電源ノードと、

前記コンパレータの出力に応答して、前記電源ノードを充放電する第1の充放電手段とを含み、

前記検出手段は、

前記電源ノードと前記第1の入力ノードとの間に接続されるコンデンサと、

前記第1の入力ノードの電圧に応答して、前記第1の入力ノードを充放電する第2の充放電手段とを含む、請求項1記載の電圧補助回路。

【請求項3】 電源電位を降下させた内部電源電圧を発生する電圧降圧手段と、

前記内部電源電圧の微分成分と基準電位とを比較して、

前記比較結果に応答して、前記内部電源電圧の電位を補う電圧補助手段とを備える、半導体集積回路装置。

【請求項4】 前記電圧補助手段は、

前記内部電源電圧の微分成分を検出する検出手段と、

前記内部電源電圧の微分成分と基準電位とを比較する比較手段と、

前記比較結果に応答して、前記内部電源電圧の電位を補う補助手段とを備える、請求項3記載の半導体集積回路装置。

【請求項5】 前記比較手段は、

第1の入力ノードと第2の入力ノードとを有し、前記第1の入力ノードの電圧と前記第2の入力ノードの電圧とを比較するコンパレータを含み、

前記第2の入力ノードは、前記基準電位を受け、

前記補助手段は、

前記内部電源電圧を受ける電源ノードと、

前記コンパレータの出力に応答して、前記電源ノードを充放電する第1の充放電手段とを含み、

前記検出手段は、

前記電源ノードと前記第1の入力ノードとの間に接続されるコンデンサと、

前記第1の入力ノードの電圧に応答して、前記第1の入力ノードを充放電する第2の充放電手段とを含む、請求項4記載の半導体集積回路装置。

【請求項6】 前記電圧補助手段は、

正入力ノードと負入力ノードとを有し、前記正入力ノードの電圧と前記負入力ノードの電圧とを比較するコンパレータと、

前記内部電源電圧を受ける電源ノードと、

前記コンパレータの出力に応答して、前記電源ノードを充電する第1の充電手段と、

前記電源ノードと前記正入力ノードとの間に接続されるコンデンサと、

10 前記正入力ノードの電圧に応答して、前記正入力ノードを充電する第2の充電手段とを含み、

前記負入力ノードは、前記基準電位を受ける、請求項3記載の半導体集積回路装置。

【請求項7】 前記第2の充電手段は、電源電圧と前記正入力ノードとの間に配置され、ゲート電極が前記正入力ノードと接続されるトランジスタを含む、請求項6記載の半導体集積回路装置。

【請求項8】 前記第2の充電手段は、電源電圧と前記正入力ノードとの間に配置されるダイオードを含む、請求項6記載の半導体集積回路装置。

20 【請求項9】 前記電圧補助手段は、

正入力ノードと負入力ノードとを有し、前記正入力ノードの電圧と前記負入力ノードの電圧とを比較するコンパレータと、

前記内部電源電圧を受ける電源ノードと、

前記コンパレータの出力に応答して、前記電源ノードを放電する第1の放電手段と、

前記電源ノードと前記正入力ノードとの間に接続されるコンデンサと、

30 前記正入力ノードの電圧に応答して、前記正入力ノードを放電する第2の放電手段とを含み、

前記負入力ノードは、前記基準電位を受ける、請求項3記載の半導体集積回路装置。

【請求項10】 前記第2の放電手段は、接地電位と前記正入力ノードとの間に配置され、ゲート電極が前記正入力ノードと接続されるトランジスタを含む、請求項9記載の半導体集積回路装置。

【請求項11】 前記第2の放電手段は、接地電位と前記正入力ノードとの間に配置されるダイオードを含む、

40 請求項9記載の半導体集積回路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電圧補助回路および半導体集積回路装置に関し、特に内部電源電圧の急激な変化を補うことが可能な電圧補助回路および当該回路を備える半導体集積回路装置に関するものである。

【0002】

【従来の技術】従来の半導体集積回路装置に備えられる内部降圧回路について、図5を用いて説明する。図5

50 は、従来の半導体集積回路装置に備えられる内部降圧回

路900の全体構成を示す図である。

【0003】図5に示す従来の内部降圧回路900は、コンパレータ27およびPMOSTランジスタ29を含む。コンパレータ27の正入力、内部降圧回路900の出力ノードZ0から内部電源電圧 $V_{out}$ を受け、コンパレータ27の負入力は、基準電圧 $V_{in}$ を受ける。コンパレータ27は、基準電位 $V_{in}$ と内部電源電圧 $V_{out}$ とを比較する。

【0004】PMOSTランジスタ29は、電源電圧 $V_{dd}$ と出力ノードZ0との間に接続され、ゲート電極は、コンパレータ27と接続される。PMOSTランジスタ29は、コンパレータ27の出力（比較結果）に応答して、オン/オフする。PMOSTランジスタ29がオンすると、出力ノードZ0が充電される。これにより、出力ノードZ0の電圧 $V_{out}$ のレベルを調整する。

【0005】このように構成されることにより、従来の内部降圧回路900では、電源電圧と出力電圧との差が大きいほど、リップル除去率が向上する。

【0006】

【発明が解決しようとする課題】ところで、半導体集積回路装置においては、高集積化の要請を満たすため、さらに低電圧を用いて動作させる必要が生じており、従来の内部降圧回路の動作環境は厳しくなっている。

【0007】このため、急激な内部電源電圧 $V_{out}$ の変化に対して、内部電源電圧 $V_{out}$ を目的とする基準電位 $V_{in}$ に回復することができないという問題がある。

【0008】そこで、本発明はかかる問題を解決するためになされたものであり、その目的は、急激な内部電源電圧の変化を補うことが可能な電圧補助回路を提供することにある。

【0009】また、本発明の目的は、急激な内部電源電圧の変化を補うことにより、高速動作が可能な半導体集積回路装置を提供することにある。

【0010】

【課題を解決するための手段】請求項1に係る電圧補助回路は、内部電源電圧の変化を補う電圧補助回路であって、内部電源電圧の微分成分を検出する検出手段と、内部電源電圧の微分成分と基準電位とを比較する比較手段と、比較結果に応答して、内部電源電圧の電位を補う補助手段とを備える。

【0011】請求項2に係る電圧補助回路は、請求項1に係る電圧補助回路であって、比較手段は、第1の入力ノードと第2の入力ノードとを有し、第1の入力ノードの電圧と第2の入力ノードの電圧とを比較するコンパレータを含み、第2の入力ノードは、基準電位を受け、補助手段は、内部電源電圧を受ける電源ノードと、コンパレータの出力に応答して、電源ノードを充電する第1の充放電手段とを含み、検出手段は、電源ノードと第1

の入力ノードとの間に接続されるコンデンサと、第1の入力ノードの電圧に応答して、第1の入力ノードを充電する第2の充放電手段とを含む。

【0012】請求項3に係る半導体集積回路装置は、電源電位を降下させた内部電源電圧を発生する電圧降圧手段と、内部電源電圧の微分成分と基準電位とを比較して、比較結果に応答して、内部電源電圧の電位を補う電圧補助手段とを備える。

【0013】請求項4に係る半導体集積回路装置は、請求項3に係る半導体集積回路装置であって、電圧補助手段は、内部電源電圧の微分成分を検出する検出手段と、内部電源電圧の微分成分と基準電位とを比較する比較手段と、比較結果に応答して、内部電源電圧の電位を補う補助手段とを備える。

【0014】請求項5に係る半導体集積回路装置は、請求項4に係る半導体集積回路装置であって、比較手段は、第1の入力ノードと第2の入力ノードとを有し、第1の入力ノードの電圧と第2の入力ノードの電圧とを比較するコンパレータを含み、第2の入力ノードは、基準電位を受け、補助手段は、内部電源電圧を受ける電源ノードと、コンパレータの出力に応答して、電源ノードを充電する第1の充放電手段とを含み、検出手段は、電源ノードと第1の入力ノードとの間に接続されるコンデンサと、第1の入力ノードの電圧に応答して、第1の入力ノードを充電する第2の充放電手段とを含む。

【0015】請求項6に係る半導体集積回路装置は、請求項3に係る半導体集積回路装置であって、電圧補助手段は、正入力ノードと負入力ノードとを有し、正入力ノードの電圧と負入力ノードの電圧とを比較するコンパレータと、内部電源電圧を受ける電源ノードと、コンパレータの出力に応答して、電源ノードを充電する第1の充電手段と、電源ノードと正入力ノードとの間に接続されるコンデンサと、正入力ノードの電圧に応答して、正入力ノードを充電する第2の充電手段とを含み、負入力ノードは、基準電位を受ける。

【0016】請求項7に係る半導体集積回路装置は、請求項6に係る半導体集積回路装置であって、第2の充電手段は、電源電圧と正入力ノードとの間に配置され、ゲート電極が正入力ノードと接続されるトランジスタを含む。

【0017】請求項8に係る半導体集積回路装置は、請求項6に係る半導体集積回路装置であって、第2の充電手段は、電源電圧と正入力ノードとの間に配置されるダイオードを含む。

【0018】請求項9に係る半導体集積回路装置は、請求項3に係る半導体集積回路装置であって、電圧補助手段は、正入力ノードと負入力ノードとを有し、正入力ノードの電圧と負入力ノードの電圧とを比較するコンパレータと、内部電源電圧を受ける電源ノードと、コンパレータの出力に応答して、電源ノードを放電する第1の放

電手段と、電源ノードと正入力ノードとの間に接続されるコンデンサと、正入力ノードの電圧にตอบสนองして、正入力ノードを放電する第2の放電手段とを含み、負入力ノードは、基準電位を受ける。

【0019】請求項10に係る半導体集積回路装置は、請求項9に係る半導体集積回路装置であって、第2の放電手段は、接地電位と正入力ノードとの間に配置され、ゲート電極が正入力ノードと接続されるトランジスタを含む。

【0020】請求項11に係る半導体集積回路装置は、請求項9に係る半導体集積回路装置であって、第2の放電手段は、接地電位と正入力ノードとの間に配置されるダイオードを含む。

【0021】

【発明の実施の形態】  
【実施の形態1】本発明の実施の形態1における電圧補助回路および半導体集積回路装置について説明する。本発明の実施の形態1は、内部電源電圧の急激な変化を補うことが可能な電圧補助回路、および当該回路を備える半導体集積回路装置に関するものである。

【0022】本発明の実施の形態1の半導体集積回路装置を構成する電圧補助回路について、図1を用いて説明する。図1は、本発明の実施の形態1における電圧補助回路の構成の一例を示す図である。図1に示す電圧補助回路100は、出力ノードZ0における内部電源電圧Voutの急激な電圧降下を補うための回路である。

【0023】電圧補助回路100は、定電流源1、PMOSTランジスタ3、4、および9、コンパレータ7、ならびにコンデンサ8を含む。

【0024】PMOSTランジスタ3は、電源電圧VddとノードZ1（コンパレータ7の負入力）との間に接続され、ゲート電極は、ノードZ1と接続される。定電流源1は、ノードZ1と接地電位Gndとの間に接続される。定電流源1およびPMOSTランジスタ3は、電源電圧Vddに対して一定電圧を発生させる。

【0025】PMOSTランジスタ4は、電源電圧VddとノードZ2（コンパレータ7の正入力）との間に接続され、ゲート電極は、ノードZ2と接続される。コンデンサ8は、ノードZ2と出力ノードZ0との間に接続される。コンデンサ8およびPMOSTランジスタ4は、分圧回路を構成する。PMOSTランジスタ4は、ノードZ2の電圧にตอบสนองしてオン/オフする。

【0026】PMOSTランジスタ9は、電源電圧Vddと出力ノードZ0との間に接続される。PMOSTランジスタ9のゲート電極は、コンパレータ7の出力を受ける。コンパレータ7は、ノードZ1の電圧とノードZ2の電圧とを比較する。PMOSTランジスタ9は、コンパレータ7における比較結果にตอบสนองしてオン/オフする。

【0027】図1に示す構成を含む半導体集積回路装置について図2を用いて説明する。図2は、図1に示す電

圧補助回路100を含む半導体集積回路装置1000の主要部の構成を示す図である。

【0028】図2に示す半導体集積回路装置1000は、内部降圧回路900、電圧補助回路100、および内部回路500を備える。電圧補助回路100と内部降圧回路900とは、ノードZ0で接続される。内部降圧回路900が、内部電源電圧VoutをノードZ0に供給する。電圧補助回路100は、内部電源電圧Voutの急激な変化（降下）を補うように動作する。内部回路500は、ノードZ0の電圧を受けて動作する。

【0029】続いて、図1に示す電圧補助回路100の動作について説明する。定常状態では、コンパレータ7の正入力の方（ノードZ2）が、コンパレータ7の負入力の方（ノードZ1）よりも高電位になるように設定しておく。

【0030】内部電源電圧Voutが急激に低下したとする。この場合、ノードZ2の電位、すなわちコンパレータ7の正入力の電位が、コンデンサ8のカップリングにより低下する。この結果、コンパレータ7の出力は、Lレベルになる。

【0031】PMOSTランジスタ9は、コンパレータ7からLレベルの信号を受けてオンする。これにより、出力ノードZ0が充電される。

【0032】コンパレータ7の正入力の電位は、PMOSTランジスタ4を介して充電されるため、しだいに上昇する。これにより、コンパレータ7の正入力の電位は、コンパレータ7の出力がHレベルになるまで回復する。ここで、出力ノードZ0に対する充電が終了する。

【0033】このように、急激に内部電源電圧Voutが低下した場合、電圧補助回路100は、内部電源電圧Voutの微分成分のみにตอบสนองしてノードZ0を充電する。この結果、内部電源電圧Voutを、高速かつ的確に、目的とする電圧レベルに回復させることが可能となる。

【0034】これにより、半導体集積回路装置1000に含まれる内部回路500は、内部電源電圧Voutの変動による影響を受けることなく、正確かつ高速な動作が可能となる。なお、図1に示すPMOSTランジスタをNMOSTランジスタに置換えることが可能であり、またはダイオードを用いることも可能である。

【0035】本発明の実施の形態1の電圧補助回路の他の構成例について、図3を用いて説明する。図3は、本発明の実施の形態1における電圧補助回路の他の構成の一例を示す図である。図3に示す電圧補助回路200は、出力ノードZ0における内部電源電圧Voutの急激な電圧上昇を補うための回路である。

【0036】電圧補助回路200は、定電流源2、NMOSTランジスタ5、6、および10、コンパレータ7、ならびにコンデンサ8を含む。

【0037】定電流源2は、電源電圧VddとノードZ

10

20

30

40

50

11 (コンパレータ7の負入力)との間に接続される。NMOSTランジスタ5は、ノードZ11と接地電位Gndとの間に接続され、ゲート電極は、ノードZ11と接続される。定電流源2およびNMOSTランジスタ5は、電源電圧Vddに対して一定電圧を発生させる。

【0038】NMOSTランジスタ6は、接地電位GndとノードZ12 (コンパレータ7の正入力)との間に接続され、ゲート電極は、ノードZ12と接続される。コンデンサ8は、ノードZ12と出力ノードZ0との間に接続される。コンデンサ8およびNMOSTランジスタ6は、分圧回路を構成する。NMOSTランジスタ6は、ノードZ12の電位にตอบสนองしてオン/オフする。

【0039】NMOSTランジスタ10は、接地電位Gndと出力ノードZ0との間に接続される。NMOSTランジスタ10のゲート電極は、コンパレータ7の出力を受ける。コンパレータ7は、ノードZ11の電圧とノードZ12の電圧とを比較する。NMOSTランジスタ10は、コンパレータ7における比較結果にตอบสนองしてオン/オフする。

【0040】図3に示す構成を含む半導体集積回路装置について図4を用いて説明する。図4は、図3に示す内部降圧回路200を含む半導体集積回路装置2000の主要部の構成を示す図である。

【0041】図4に示す半導体集積回路装置2000は、内部降圧回路900、電圧補助回路200、および内部回路500を備える。電圧補助回路200と内部降圧回路900とは、ノードZ0で接続される。内部降圧回路900が、内部電源電圧Voutを供給する。電圧補助回路200は、内部電源電圧Voutの急激な変化(上昇)を補うように動作する。内部回路500は、ノードZ0の電圧にตอบสนองして動作する。

【0042】続いて、図3に示す電圧補助回路200の動作について説明する。定常状態では、コンパレータ7の負入力の方(ノードZ11)が、コンパレータ7の正入力の方(ノードZ12)よりも高電位になるように設定しておく。

【0043】内部電源電圧Voutが急激に上昇したとする。この場合、ノードZ12の電位、すなわちコンパレータ7の正入力の電位が、コンデンサ8のカップリングにより上昇する。この結果、コンパレータ7の出力は、Hレベルになる。

【0044】NMOSTランジスタ10は、コンパレータ7からHレベルの信号を受けてオンする。これにより、出力ノードZ0が放電される。

【0045】コンパレータ7の正入力の電位は、NMOSTランジスタ6を介して放電されるため、しだいに降下する。これにより、コンパレータ7の正入力の電位が、コンパレータ7の出力がLレベルになるまで回復する。ここで、出力ノードZ0に対する放電が終了する。

【0046】このように、急激に内部電源電圧Vout

が上昇した場合、電圧補助回路200は、内部電源電圧Voutの微分成分のみにตอบสนองしてノードZ0を放電する。この結果、内部電源電圧Voutを、高速かつ的確に、目的とする電圧レベルに回復させることが可能となる。

【0047】これにより、半導体集積回路装置2000に含まれる内部回路500は、内部電源電圧Voutの変動による影響を受けることなく、正確かつ高速な動作が可能となる。なお、図3に示すNMOSTランジスタをPMOSTランジスタに置換えることが可能であり、またはダイオードを用いることも可能である。

【0048】なお、図1に示した電圧補助回路100および図3に示した電圧補助回路200のいずれにおいても、コンパレータ7の負入力側にのみ定電流源1、2が接続されている。しかしながら、図1および図3に示した電圧補助回路において、コンパレータ7の正入力側および負入力側の双方に定電流源を接続することも可能である。たとえば、図1に示す構成において、ノードZ1と接地電位Gndとの間に追加の定電流源を設けてもよく、図3に示す構成において、ノードZ12と電源電圧Vddとの間に追加の定電流源を設けてもよい。

【0049】この場合、使用される定電流源は、必ずしも厳密な一定電流の供給源である必要はなく、正/負の入力側に接続される定電流源間で差が生じないようなものであればよい。

【0050】さらに、上述の実施の形態において、電圧補助回路の非動作時に定電流源を不能化することにより、消費電流の低減を図ることができる。

【0051】今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0052】

【発明の効果】このように、請求項1および請求項2に係る電圧補助回路によれば、内部電源電圧の微分成分のみにตอบสนองして、内部電源電圧の変動を補うことが可能となる。この結果、高速かつ的確に内部電源電圧を目的とするレベルに回復させることが可能となる。

【0053】請求項3および請求項4に係る半導体集積回路装置は、電源電圧を降下させた内部電源電圧を発生する内部降圧回路に対して、内部電源電圧の微分成分のみにตอบสนองして、内部電源電圧の変動を補う電圧補助回路を設ける。この結果、高速かつ的確に内部電源電圧を目的とするレベルに回復させることが可能となる。これにより、内部回路は、内部電源電圧の変動による影響を受けることなく、正確かつ高速に動作することが可能となる。

【0054】請求項5に係る半導体集積回路装置は、請

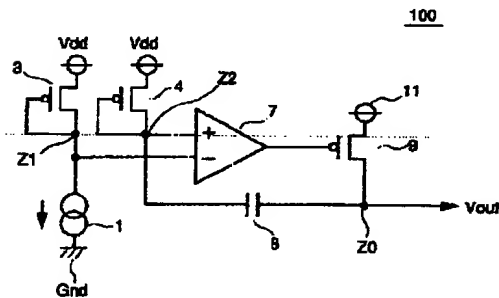
求項4に係る半導体集積回路装置であって、電圧補助回路は、内部電源電圧の微分成分にのみ応答して、コンパレータの入力を変化させることが可能となる。この結果、高速かつ的確に内部電源電圧を充電/放電することが可能となる。

【0055】請求項6に係る半導体集積回路装置は、請求項3に係る半導体集積回路装置であって、電圧補助回路は、コンデンサを備え、内部電源電圧の微分成分にのみ応答して、内部電源電圧を充電する。この結果、高速かつ的確に内部電源電圧を上昇させることが可能となる。

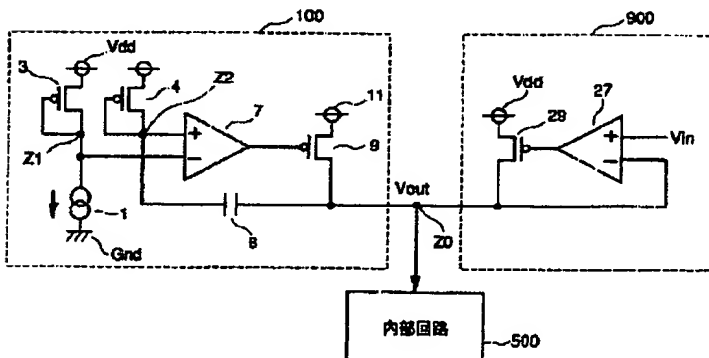
【0056】請求項7および請求項8に係る半導体集積回路装置は、請求項6に係る半導体集積回路装置であって、充電回路として、トランジスタまたはダイオードを使用することが可能となる。

【0057】請求項9に係る半導体集積回路装置は、請求項3に係る半導体集積回路装置であって、電圧補助回路は、コンデンサを備え、内部電源電圧の微分成分にのみ応答して、内部電源電圧を放電する。この結果、高速かつ的確に内部電源電圧を降下させることが可能となる。

【図1】



【図2】



\*【0058】請求項10および請求項11に係る半導体集積回路装置は、請求項9に係る半導体集積回路装置であって、放電回路として、トランジスタまたはダイオードを使用することが可能となる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1における電圧補助回路の構成の一例を示す図である。

【図2】 図1に示す電圧補助回路100を含む半導体集積回路装置1000の主要部の構成を示す図である。

【図3】 本発明の実施の形態1における電圧補助回路の他の構成の一例を示す図である。

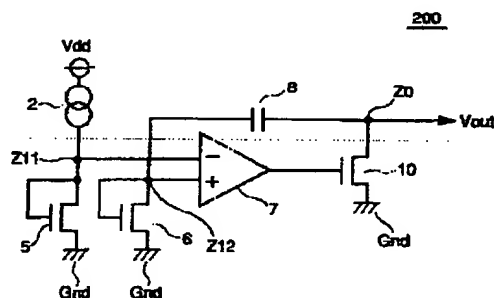
【図4】 図3に示す電圧補助回路200を含む半導体集積回路装置2000の主要部の構成を示す図である。

【図5】 従来の半導体集積回路装置における内部降圧回路900の構成を示す図である。

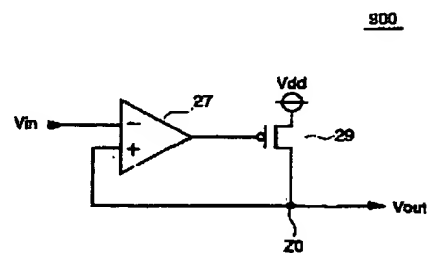
【符号の説明】

1, 2 定電流源、3, 4, 9, 29 PMOSトランジスタ、5, 6, 10 NMOSトランジスタ、7, 27 コンパレータ、8 コンデンサ、100, 200 電圧補助回路、900 内部降圧回路、500 内部回路、1000, 2000 半導体集積回路装置。

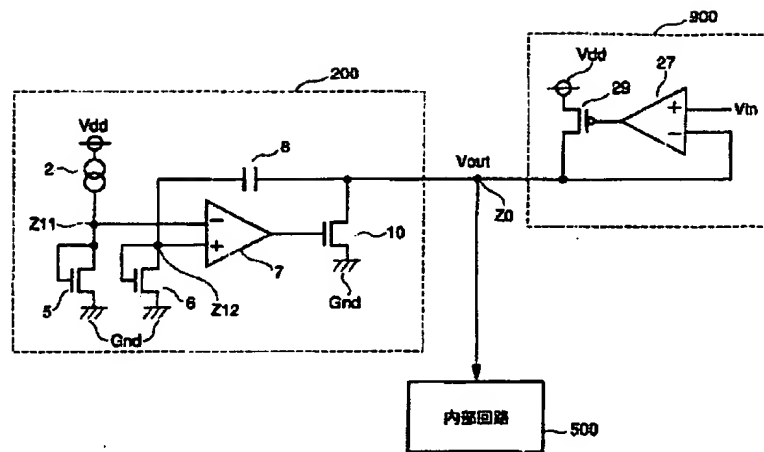
【図3】



【図5】



【図4】



フロントページの続き

Fターム(参考) 5B015 AA02 AA07 BA54 CA03 CA04  
CA22  
5B024 AA03 AA15 BA27 CA07  
5H430 BB01 BB05 BB09 BB11 CC02  
EE06 EE18 FF03 FF13 GG04  
HH03 JJ01 JJ07 LB06